

Application Note



Akademie věd České republiky
Ústav teorie informace a automatizace AV ČR, v.v.i.

Funkční vzorek systému pro vizualizaci funkce a ovládání vzdáleného HW s VLAM periferními moduly.

Jiří Kadlec

kadlec@utia.cas.cz

Obsah

1. Úvod.....	2
2. Funkční vzorek systému pro vizualizaci funkce a ovládání vzdáleného HW. ...	2
3. Zapnutí desky a spuštění aplikace.....	5
4. Vzdálené restartování desek 3S1600E.....	8
5. Poděkování	8
6. Soubory pro ověření funkce funkčního vzoru.....	9
7. Licensing and availability (anglicky)	9
8. Disclaimer (anglicky)	10
9. Reference.....	11

Revize

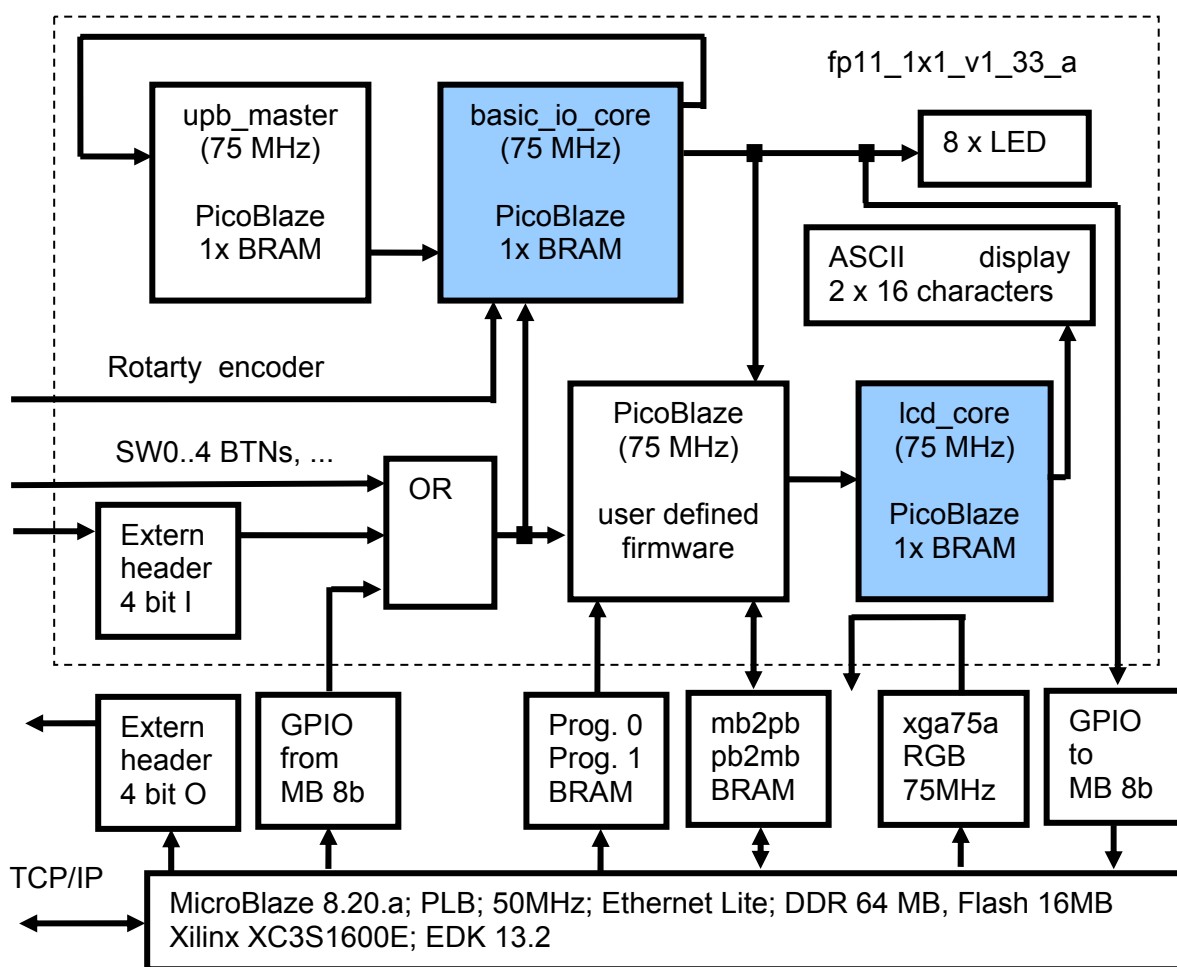
Revize	Datum	Autor	Popis změn v dokumentu
1	2.08.2011	Jiří Kadlec	Verze pro ISE 13.2 s popisem funkčního vzorku a licenčními podmínkami

1. Úvod

Tento dokument popisuje funkční vzorek systému pro vizualizaci funkce a ovládání vzdáleného HW s VLAM periferními moduly. Periferní moduly jsou navrženy ve formě samostatných funkčních vzorků popsanych v dokumentaci [302] a [306], která vychází z příkladů [6a] a [6b], jejichž autorem je Ken Chapman.

2. Funkční vzorek systému pro vizualizaci funkce a ovládání vzdáleného HW.

Funkční vzorek systému pro vizualizaci funkce a ovládání vzdáleného HW integruje čtyři kombinace VLAM periférií do systému S3E1600 [2] se vzdáleným ovládáním prostřednictvím lokální sítě Ethernet se standardem 10/100 Mbit. Společná architektura prototypu je znázorněna na Obr. 1.



Obrázek 1: Společná architektura na desce S3E1600

Přehled realizovaných konfigurací sestavených integrací autonomních modulů založených na PicoBlaze řadičích spolu s programovatelným PicoBlaze procesorem dovolujícím vzdálené připojení, programování, vizualizaci a záznam výsledků do souboru:

- e_3s1600e_xga75a_fp11_1x1_v1_30_a
Vzdálené ovládání tlačítek a přepínačů, 8 LCD obrazovek, zápis výsledků do souboru. Sestava v FPGA: 1x programovatelný PicoBlaze, 1x MicroBlaze. Blokové schéma této konfigurace odpovídá Obr. 1 pokud vynecháme moduly upb_master, basic_io_core a lcd_core. Blok OR ovládá přímo LED diody.
- e_3s1600e_xga75a_fp11_1x1_v1_31_a
Elektronický potenciometr ovládající LED spolu se vzdáleným ovládáním tlačítek a přepínačů, 8 LCD obrazovek, zápis výsledků do souboru. Sestava v FPGA: VLAM periferní modul BASIC_IO, 1x programovatelný PicoBlaze, 1x MicroBlaze. Blokové schéma této konfigurace odpovídá Obr. 1 pokud vynecháme modul lcd_core.
- e_3s1600e_xga75a_fp11_1x1_v1_32_a
Dvouřádkový LCD display spolu se vzdáleným ovládáním tlačítek a přepínačů, 8 LCD obrazovek, zápis výsledků do souboru. Sestava v FPGA: VLAM periferní modul LCD, 1x programovatelný PicoBlaze, 1x MicroBlaze. Blokové schéma této konfigurace odpovídá Obr. 1 pokud vynecháme moduly upb_master a basic_io_core. Blok OR ovládá přímo LED diody.
- e_3s1600e_xga75a_fp11_1x1_v1_33_a
Dvouřádkový LCD display a elektronický potenciometr ovládající LED spolu se vzdáleným ovládáním tlačítek a přepínačů, 8 LCD obrazovek, zápis výsledků do souboru. Sestava v FPGA: VLAM periferní modul LCD, VLAM periferní modul BASIC_IO, 1x programovatelný PicoBlaze, 1x MicroBlaze. Blokové schéma je znázorněno na Obr. 19.

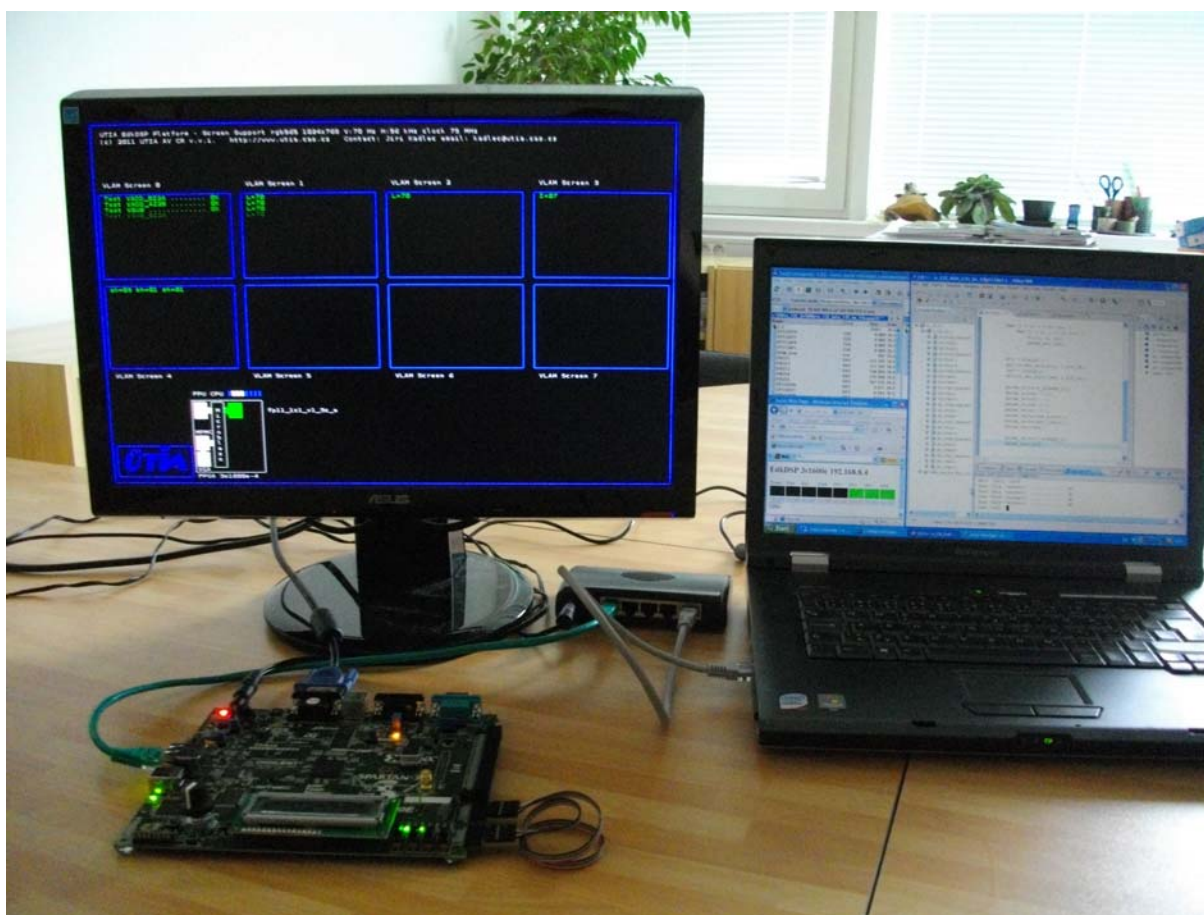
Výše uvedené konfigurace byly navrženy, realizovány a ověřeny v prostředí Xilinx ISE13.2 pro HW desky S3E1600, kterými jsou vybaveny učebny na fakultě FIT VUT Brno a na FAI UTB ve Zlíně.

Studenti mají v rámci takto realizovaného funkčního vzoru k dispozici čtyři výše popsané funkční konfigurace pro vývojové desky Digilent Spartan 3E 1600. Konfigurace se liší konfiguračním bitstreamem pro FPGA. Používají shodný binární image OS uCLinux [7]. Po spuštění této konfigurace je OS Linux na desce dostupný na IP adrese 192.168.8.x a lze se na něj připojit přes službu telnet, FTP popř. HTTP.

Kromě CPU MicroBlaze, na kterém běží OS Linux [7], obsahuje FPGA také CPU PicoBlaze [7], jenž plní funkci koprocessoru pro obsluhu periférií. Studenti mohou pomocí protokolu FTP nahrát na desku binární kód ve formě ascii souboru. Prostřednictvím aplikačního programu spustitelného přes telnet na CPU MicroBlaze mohou nahrát tento binární kód do programové paměti PicoBlaze procesoru a tento kód spustit.

Vzdálené ovládání tlačítek a přepínačů desky je řešeno pomocí jednoduchého WWW rozhraní generovaného procesorem MicroBlaze. VLAM periferní modul BASIC_IO má na vstupu sloučena přes OR bitovou funkci jak tlačítka, přepínače, tak data z paralelního externího portu a data generovaného procesorem MicroBlaze podle stavu WWW rozhraní.

Takto může student ovládat myší na vzdáleném WWW prohlížeči tlačítka a přepínače obdobně jako na přímo v laboratoři na desce. Takto probíhá ovládání tlačítek a přepínačů opět bez nutnosti spuštění programu studenta v PicoBlaze procesoru nebo koordinace programu studenta se zobrazovací aplikací na CPU MicroBlaze. WWW je řešeno pomocí serveru běžícího trvale na CPU MicroBlaze a generujícího dynamicky jednoduchou stránku, která reprezentuje tlačítka a přepínače tak jak je znázorněno na Obr. 2.



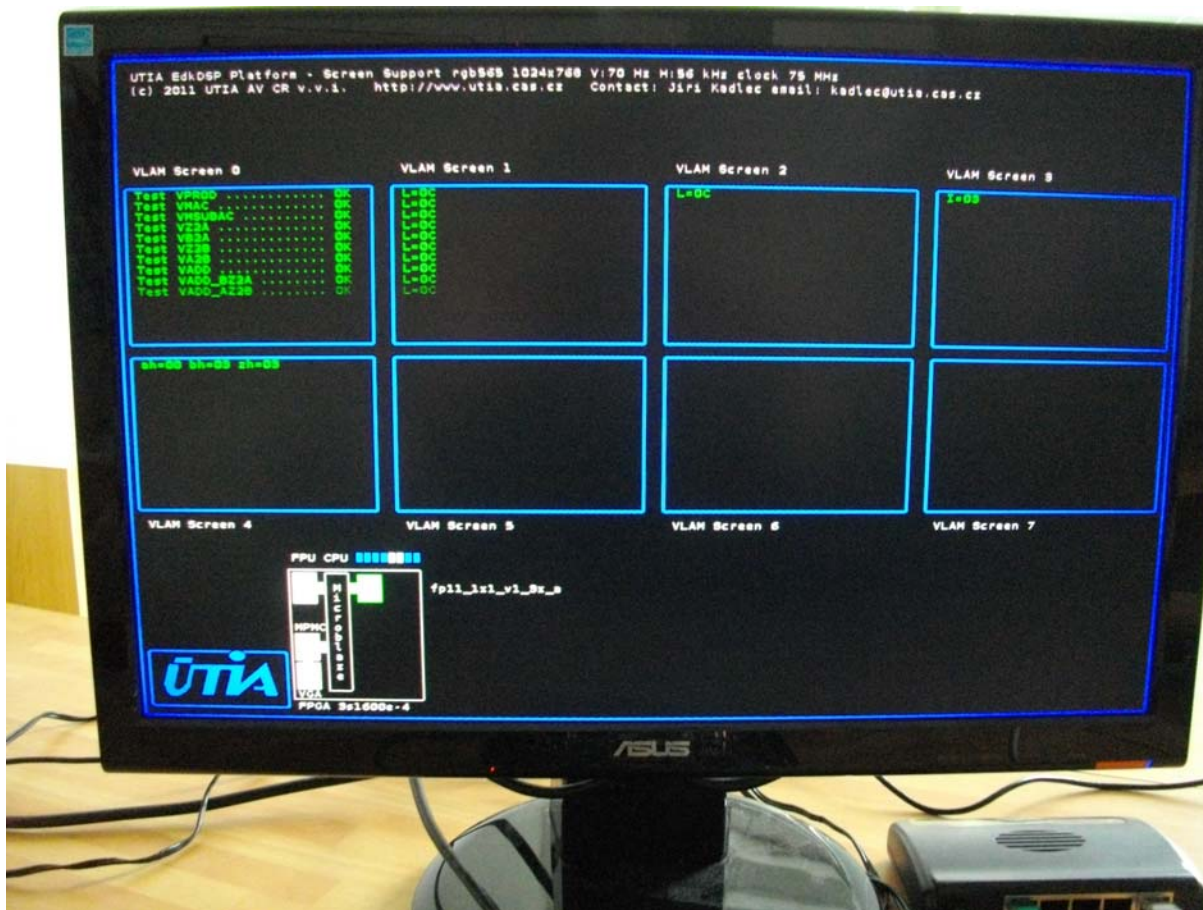
Obrázek 2: Vzdálené programování, ovládání a uchování výsledků testovaných úloh.

Při běhu aplikačního programu na CPU MicroBlaze má aplikace běžící na PicoBlaze k dispozici sadu komunikačních funkcí dovolujících ASCII znakový výstup na 8 samostatných terminálových oken, zobrazovaných na LCD obrazovce s rozlišením 1024x768 bodů. To dovoluje zobrazení výsledků programů, hodnot na vstupech přepínačů a tlačítek, proměnných a registrů programu tak jak je znázorněno na obr. 3 a obr. 4.

Data, která byla předaná z testovacího programu na PicoBlaze jsou současně ukládána do souboru pro dokumentaci běhu programu a následnou analýzu výsledků.

Součástí grafického výstupu na LCD obrazovce je také jednoduchá grafická reprezentace řádky 8 LED diod na desce. Během komunikace mezi PicoBlaze a MicroBlaze je současně přenášén a zobrazován na LCD obrazovce aktuální stav LED diod na desce. Obdobně je zobrazováno zda PicoBlaze procesor právě vykonává nahraný program nebo čeká na nový program.

Jednotlivé řadiče periférií jsou tvořeny opět procesory PicoBlaze s pevným aplikačním programem. Tyto řadiče běží autonomně. Například VLAM periferní modul BASIC_IO má na vstupu tlačítka, přepínače a zpracovává data z elektronický potenciometru. Jeho výstupem je ovládání 8 LED na desce, podle algoritmu daného pevným programem v PicoBlaze řadiči. Takto probíhá ovládání LED pomocí elektronického potenciometru zcela samostatně bez nutnosti spuštění programu studenta v PicoBlaze procesoru nebo koordinace s CPU MicroBlaze.



Obrázek 3: Zobrazení výsledků programů, LED a stavu procesoru na obrazovce

Pokud je program studenta v PicoBlaze procesoru spuštěn, má tento aplikační program možnost číst stav tlačítek a přepínačů desky a současně možnost komunikace s CPU MicroBlaze a tím vizualizace na LCD obrazovce a zápisu dat do souboru. Viz. Obr. 4.

3. Zapnutí desky a spuštění aplikace

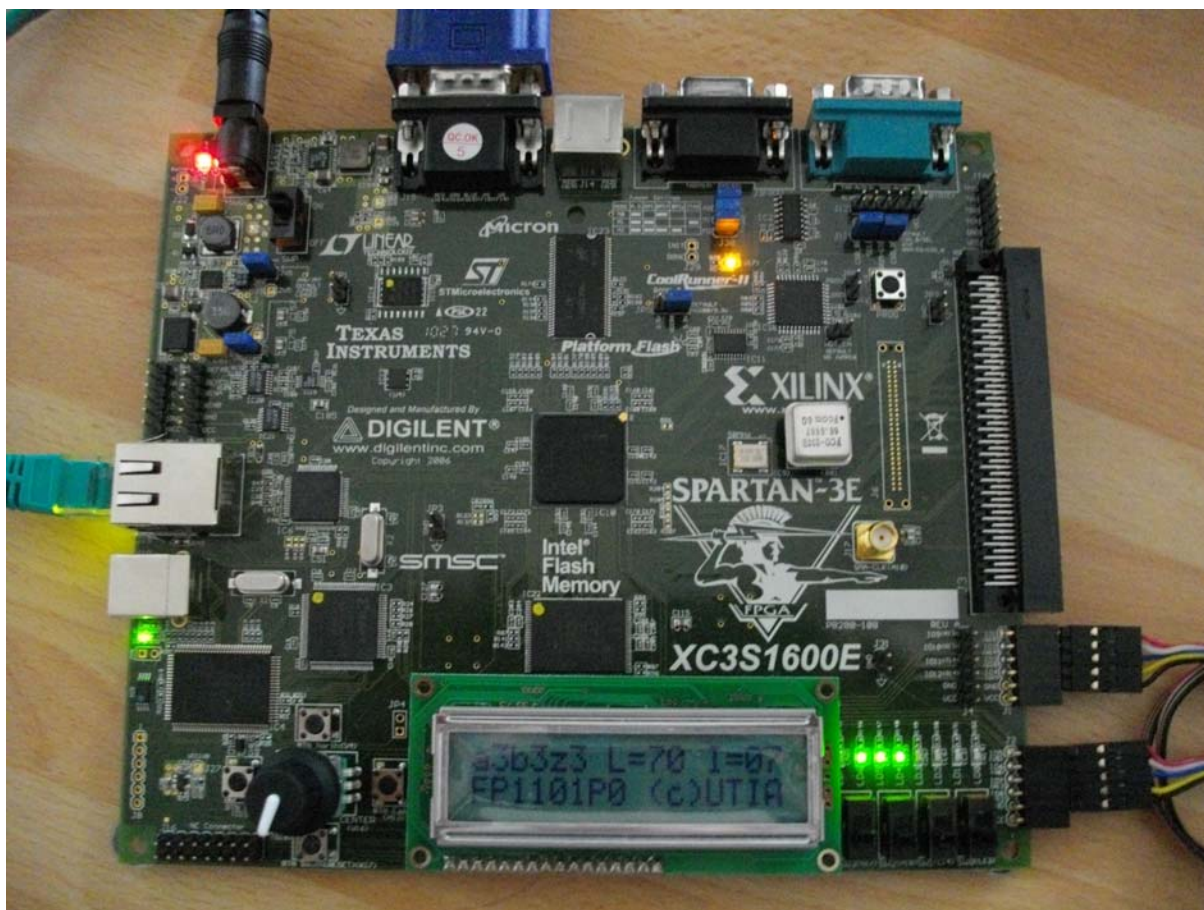
Po zapnutí napájení desky s IP adresou např. 192.168.8.4.se samostatně spustí operační systém

1. Připojte se pomocí TELNET terminálu na IP adresu 192.168.8.4
2. Přihlaste se jako uživatel root
3. Heslo root
4. Změňte pracovní adresář `cd tmp`
5. Z terminálu spustíte aplikaci `hello_xga_bce_fp11_1x1_eval_op`

Aplikace inicializuje obrazovku viz. obr. 3.

K desce je možné současně přistupovat z WWW prohlížeče viz Obr. 5. Adresa:

<http://192.168.8.4/cgi-bin/led.cgi/>



Obrázek 4: Výpis na dvouřádkový zobrazovač z programovatelného PicoBlaze.

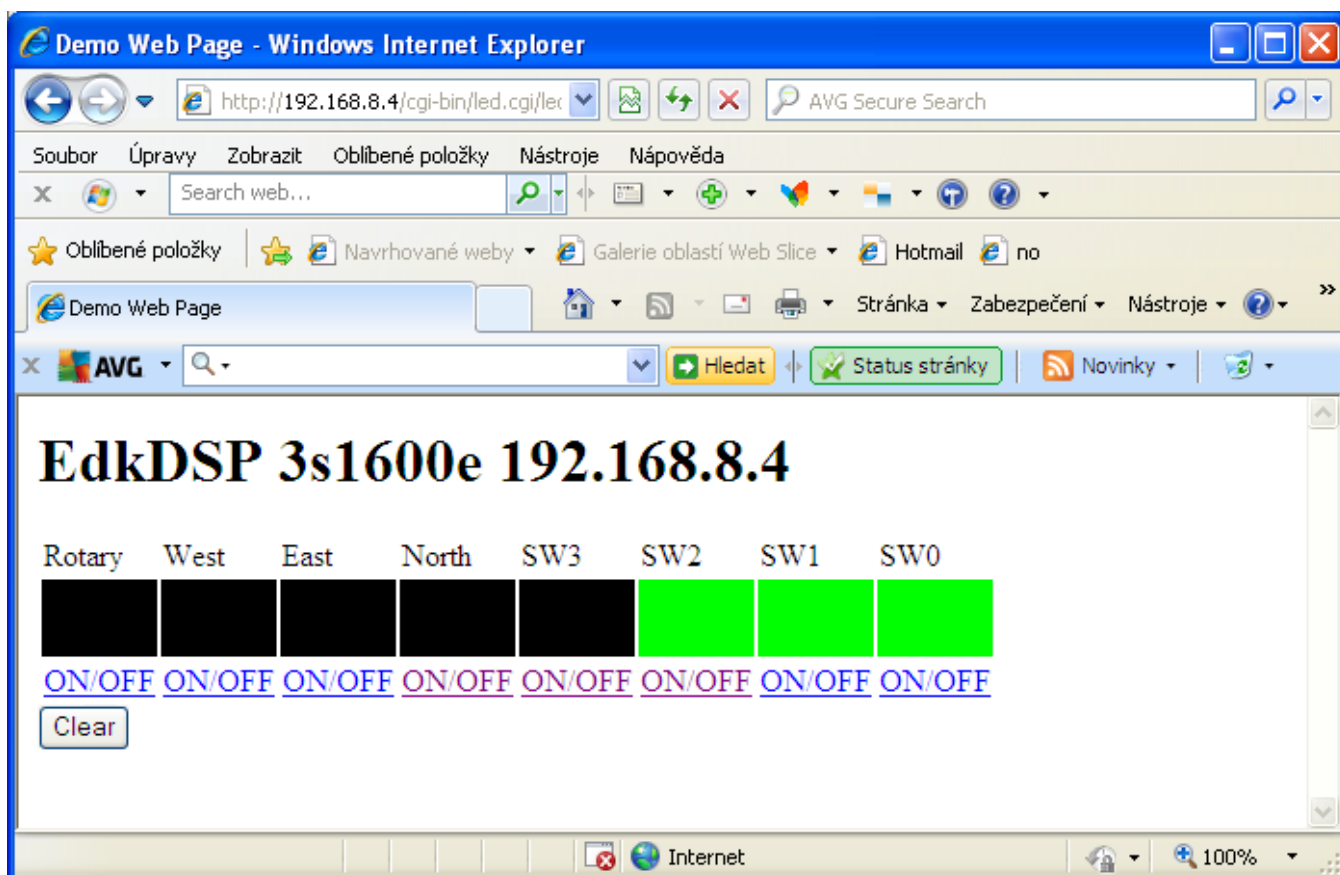
K desce je možné současně přistupovat pomocí FTP protokolu a přenášet soubory. Viz Obr. 6.

Nový program procesoru PicoBlaze lze na desku přenést prostřednictvím FTP jako textový FP1101P0.DEC pro programovou paměť PicoBlaze procesoru P0 a FP1101P1.DEC pro programovou paměť PicoBlaze procesoru P1.

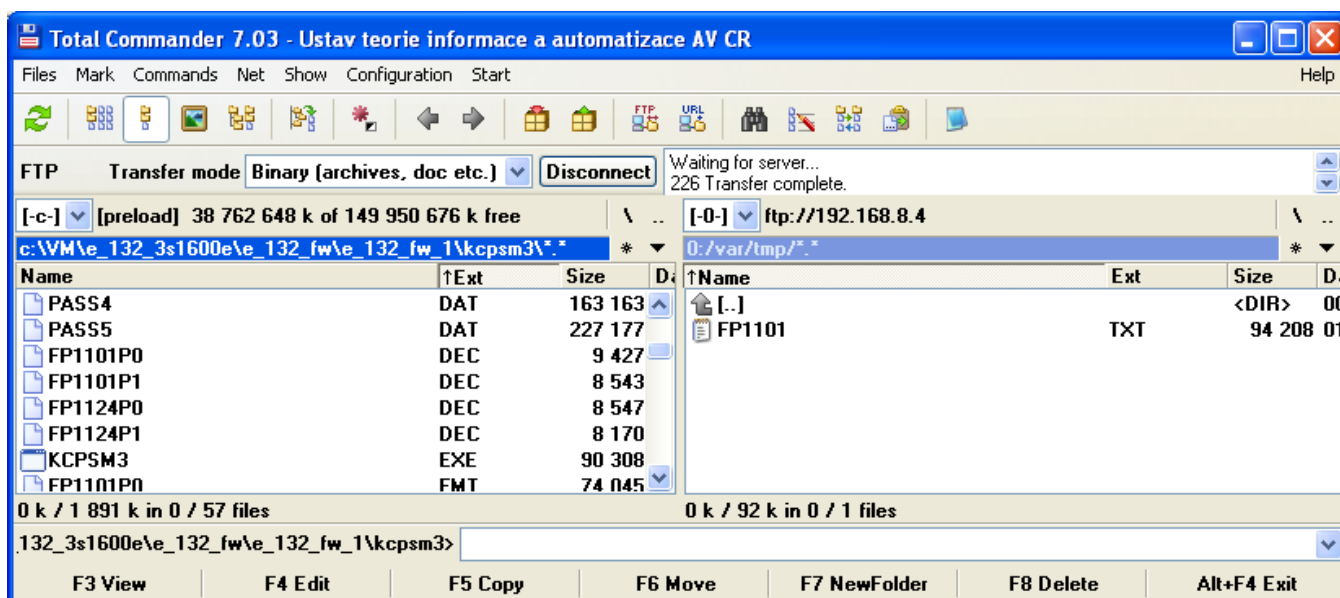
Průběh experimentu je zaznamenáván v textovém souboru viz Obr. 7.

Při novém spuštění aplikace `hello_xga_bce_fp11_1x1_eval_op` je tento nový binární kód načten a spuštěn na procesoru PicoBlaze. Aplikace `hello_xga_bce_fp11_1x1_eval_op` po dobu svého běhu slouží jako komunikační, grafický a datový server pro PicoBlaze klienta.

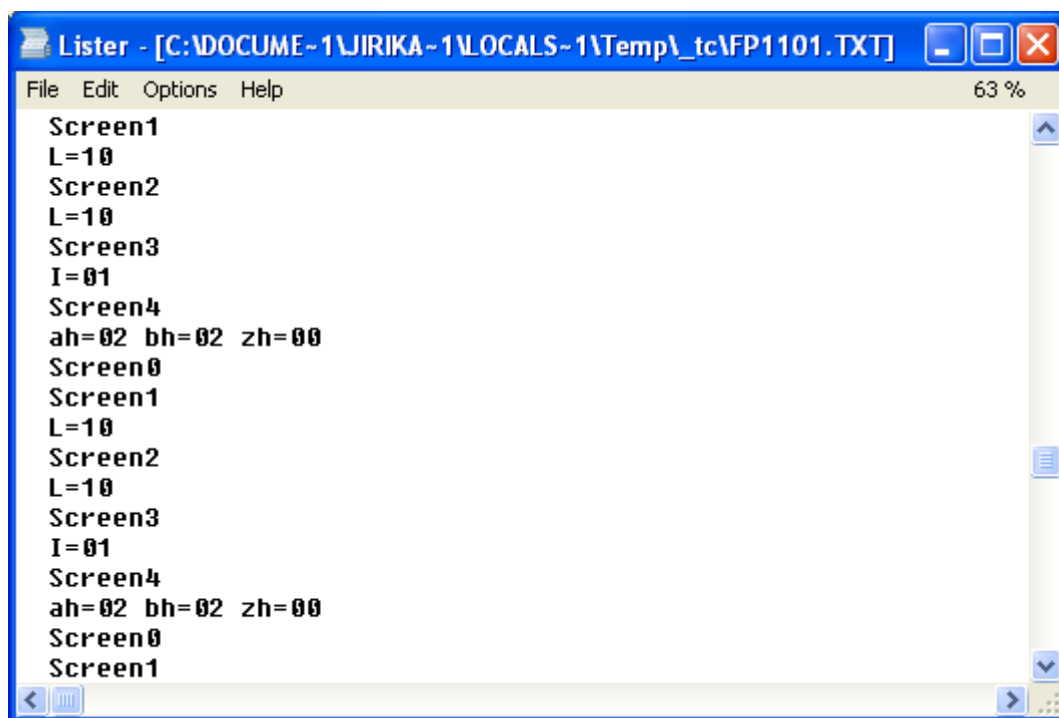
Soubory FP1101P0.DEC a FP1101P1.DEC jsou výstupem překladu souborů Soubory FP1101P0.PSM a FP1101P1.PSM pomocí assembleru KCPSM3.EXE, který je součástí balíčku [1].



Obrázek 5: Vzdálené ovládání vstupů desky pomocí prohlížeče



Obrázek 6: Přenos souborů



Obrázek 7: Záznam výpisů je uložen v textovém souboru FP1101.TXT

4. Vzdálené restartování desek 3S1600E

Navržené řešení dovoluje vzdálené restartování 4 desek 3S1600E pomocí páté desky S3AN700 a to pomocí WWW prohlížeče na http adrese dostupné správci laboratoře.

Ve WWW prohlížeči může vzdáleně provést ekvivalent kompletního restartování desky a to selektivně pro zvolenou desku 3S1600E. Během resetu desky současně přejde LCD monitor do úsporného modu s nízkou spotřebou, protože nedostává z desky signál. Toho lze využít pro prodloužení životnosti monitorů a k dalšímu snížení spotřeby elektrické energie v době kdy je karta mimo provoz.

5. Poděkování

Návrh a realizace tohoto funkčního vzorku byla podpořena projektem ministerstva školství a tělovýchovy číslo 2C06008, <http://www.vlam.cz>.

6. Soubory pro ověření funkce funkčního vzoru

e132_3s1600e\ e_3s1600e_xga75a\ 192.168.8.3\ u-boot.elf image.ub 192.168.8.4\ u-boot.elf image.ub 192.168.8.5\ u-boot.elf image.ub 192.168.8.6\ u-boot.elf image.ub	Sada souborů dovolující ověření funkčního vzoru s 4 pracovišti Soubory pro desku na adrese 192.168.8.3 Soubory pro desku na adrese 192.168.8.4 Soubory pro desku na adrese 192.168.8.5 Soubory pro desku na adrese 192.168.8.6
e_3s1600e_xga75a_fp11_1x1_v1_30_a\ implementation\ download.bit	Vzdálené ovládání tlačítek a přepínačů.
e_3s1600e_xga75a_fp11_1x1_v1_31_a\ implementation\ download.bit	Vzdálené ovládání tlačítek a přepínačů a elektronický potenciometr
e_3s1600e_xga75a_fp11_1x1_v1_32_a\ implementation\ download.bit	Vzdálené ovládání tlačítek a přepínačů a dvouřádkový zobrazovač
e_3s1600e_xga75a_fp11_1x1_v1_33_a\ implementation\ download.bit	Vzdálené ovládání tlačítek a přepínačů, elektronický potenciometr a dvouřádkový zobrazovač

7. Licensing and availability (anglicky)

The evaluation version of this functional sample HW has been designed in Xilinx EDK/ISE 13.2 tools [2].

The images u-boot.elf and image.ub have been created by the petalinux-v0.40-final package [7].

The Petalinux v0.40-final package can be downloaded from

<http://www.petalogix.com/products/petalinux/petalinux>

System is using the Xilinx EDK - Simple SREC Bootloader for the primary boot of the u-boot. This simple bootloader is provided with Xilinx ISE tools [2]. It is capable of booting an SREC format image file (Motorola S-record format), given the location of the image in memory.

The MicroBlaze demonstrator is using an RGB 1024x768 70Hz VGA npi-vga controller in form of PLB_v46 pcore. The video controller is based on the NPI graphics controller designed by Dr. Soběslav Valach. See [8].

Evaluation version of this functional sample HW will stop function after certain number of HW operations. The termination of evaluation license is reported by the functional sample on the terminal as well as on the VGA display.

If you want to install evaluation version of this functional sample in form of bitstream on your starter kit 3s1600e platform flash and/or the image on the parallel Intel Strata FLASH, please contact UTIA AV CR, v.v.i. for support. After signing of the Evaluation End User License Agreement (Evaluation-EULA) between your organization and UTIA AV CR, v.v.i. the installation will be provided for evaluation purposed by UTIA staff for free on your 3s1600e starter kit. You have to ship your kit by regular registered post to UTIA at your cost. Evaluation version of demonstrator will be installed, tested and shipped back to you within 10 working days. You will have to cover only the cost of shipment. The contact person in UTIA is Jiri Kadlec kadlec@utia.cas.cz tel. +420 2 6605 2216 fax. +420 2 6605 2511.

If you consider commercial use of this functional sample in form of bitstream and image compiled by Xilinx ISE 13.2 [3] for the Xilinx xc3s1600e-4fg320 FPGAs or if you need the source code of this functional sample, please contact UTIA AV CR v.v.i. Commercial End User License Agreement (Commercial EULA) between you and UTIA AV CR, v.v.i. needs to be signed. The contact person in UTIA is Jiri Kadlec kadlec@utia.cas.cz tel. +420 2 6605 2216 fax. +420 2 6605 2511.

8. Disclaimer (anglicky)

This disclaimer is not a license and does not grant any rights to the materials distributed herewith. Except as otherwise provided in a valid license issued to you by UTIA AV CR v.v.i., and to the maximum extent permitted by applicable law:

- (1) THIS APPLICATION NOTE AND RELATED MATERIALS LISTED IN THE PACKAGE CONTENT ARE MADE AVAILABLE "AS IS" AND WITH ALL FAULTS, AND UTIA AV CR V.V.I. HEREBY DISCLAIMS ALL WARRANTIES AND CONDITIONS, EXPRESS, IMPLIED, OR STATUTORY, INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, NON-INFRINGEMENT, OR FITNESS FOR ANY PARTICULAR PURPOSE; and
- (2) UTIA AV CR v.v.i. shall not be liable (whether in contract or tort, including negligence, or under any other theory of liability) for any loss or damage of any kind or nature related to, arising under or in connection with these materials, including for any direct, or any indirect, special, incidental, or consequential loss or damage (including loss of data, profits, goodwill, or any type of loss or damage suffered as a result of any action brought by a third party) even if such damage or loss was reasonably foreseeable or UTIA AV CR v.v.i. had been advised of the possibility of the same.

Critical Applications:

UTIA AV CR v.v.i. products are not designed or intended to be fail-safe, or for use in any application requiring fail-safe performance, such as life-support or safety devices or systems, Class III medical devices, nuclear facilities, applications related to the deployment of airbags, or any other applications that could lead to death, personal injury, or severe property or environmental damage (individually and collectively, "Critical Applications"). Customer assumes the sole risk and liability of any use of UTIA AV CR v.v.i. products in Critical Applications, subject only to applicable laws and regulations governing limitations on product liability.

9. Reference

- [1] PicoBlaze 8-bit Embedded Processor UG129 June 22, 2011
http://www.xilinx.com/support/documentation/ip_documentation/ug129.pdf
- [2] MicroBlaze Development Kit Spartan-3E 1600E Edition User Guide UG257 (v1.1) December 5, 2007 http://www.xilinx.com/support/documentation/boards_and_kits/ug257.pdf
- [3] Xilinx ISE 13.2, <http://www.xilinx.com/>
- [4] řadič HD44780 <http://www.datasheetarchive.com/HD44780-datasheet.html>
- [5] Spartan3 datasheet http://www.xilinx.com/support/documentation/data_sheets/ds099.pdf
- [6] Xilinx Spartan-3E FPGA Starter Kit Board Design Examples
http://www.xilinx.com/products/boards/s3estarter/reference_designs.htm
- [6a] Ken Chapman, Initial Design for Spartan-3E Starter Kit (LCD Display Control), ISE 8.1i, Xilinx Ltd 16th, February 2006
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_startup.pdf
- [6b] Ken Chapman, Rotary Encoder Interface for Spartan-3E Starter Kit, ISE 8.1i, Xilinx Ltd, 20th February 2006
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_rotary_encoder_interface.pdf
- [6c] Ken Chapman, Amplifier and A/D Converter Control for Spartan-3E Starter Kit, ISE 8.1i, Xilinx Ltd, 23rd February 2006
www.xilinx.com/products/boards/s3estarter/files/s3esk_picoblaze_amplifier_and_adc_control.pdf
- [6d] Ken Chapman, D/A Converter Control for Spartan-3E Starter Kit, ISE 8.1i, Xilinx Ltd, 21st February 2006
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_picoblaze_dac_control.pdf
- [6e] Ken Chapman, NOR FLASH Programmer for Spartan-3E Starter Kit, ISE 8.1i, Xilinx Ltd, March 2006
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_picoblaze_nor_flash_programmer.pdf
- [6f] Ken Chapman, SPI FLASH Programmer for Spartan-3E Starter Kit, ISE 7.1i, Xilinx Ltd, November 2004
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_picoblaze_spi_flash_programmer.pdf
- [6g] Ken Chapman, Frequency Generátor for Spartan-3E Starter Kit, ISE 8.2i, Xilinx Ltd, 18th July 2006
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_frequency_generator.pdf
- [6h] Ken Chapman, Frequency Counter for Spartan-3E Starter Kit (with test oscillators), ISE 8.1i, Xilinx Ltd, 7th March 2006
http://www.xilinx.com/products/boards/s3estarter/files/s3esk_frequency_counter.pdf
- [6i] Ken Chapman, Software Implementation of Pulse Width Modulation (PWM). A reference design using the Spartan-3E Starter Kit, ISE 8.1i, Xilinx Ltd, 24th May 2006

http://www.xilinx.com/products/boards/s3estarter/files/s3esk_picoblaze_pwm_control.pdf

[7] John Williams, petalinux-v0.40-final: PetaLogic: <http://developer.petalogix.com/>

[8] Sobeslav Valach, npi-vga controller. The vhdl source code of npi-vga controller can be downloaded from <http://opencores.org>

[301] Jiří Kadlec, Leoš Kafka, Jiří Svozil, AD Core – Funkční vzorek řadiče A/D převodníku se sběrnici SPI. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[302] Jiří Kadlec, Leoš Kafka, Jaroslav Stejskal: BASIC IO CORE – Funkční vzorek řadiče elektronického potenciometru. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[303] Jiří Kadlec, Leoš Kafka, Jiří Svozil: DA Core – Funkční vzorek řadiče D/A převodníku se sběrnici SPI. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[304] Jiří Kadlec, Leoš Kafka, Jiří Svozil: FC Core - funkční vzorek čítače frekvence. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[305] Jiří Kadlec, Leoš Kafka, Jiří Svozil: FG Core - funkční vzorek generátoru kmitočtu. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[306] Jiří Kadlec, Leoš Kafka, Jiří Svozil, LCD Core - Funkční vzorek řadiče LCD displeje. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[307] Jiří Kadlec, Leoš Kafka, Jiří Svozil: NOR FLASH Core – Funkční vzorek řadiče paměti Intel StrataFlash. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[308] Jiří Kadlec, Leoš Kafka, Jaroslav Stejskal: PWM Core - funkční vzorek generátoru pulzně šířkové modulace. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.

[309] Jiří Kadlec, Leoš Kafka, Jiří Svozil: SPI FLASH Core – Funkční vzorek řadiče paměti SPI Serial Flash. Funkční vzorek. UTIA AV ČR v.v.i., Praha, Srpen 2011.